

JP6045675

Publication Title:

LASER DIODE DRIVING CIRCUIT

Abstract:

PURPOSE:To reduce power consumption by providing a constant-current circuit connected between a switching transistor and a laser diode.

CONSTITUTION:N-P-N transistors 31, 32 of switching transistors which are switched in response to a driving pulse to its base as a control electrode are differentially connected in a laser diode driving circuit. A laser diode 37 is connected to a collector of the transistor 32 through a constant-current circuit 36 formed of a current mirror circuit having P-N-P transistors 61, 62 and resistors 63, 64. When a current flows to one (e.g. 32) of the transistors 31, 32, its n-fold current flows in the diode 37. Accordingly, always flowing current can be reduced to 1/n of the current supplied to the diode 37.

Data supplied from the esp@cenet database - <http://ep.espacenet.com>

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平6-45675

(43) 公開日 平成 6 年 (1994) 2 月 18 日

(51) Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 S 3/096				
G 1 1 B 7/125	C	8947-5D		

審査請求 未請求 請求項の数 7 (全 11 頁)

(21) 出願番号	特願平4-218357	(71) 出願人	000002185 ソニー株式会社 東京都品川区北品川 6 丁目 7 番 35 号
(22) 出願日	平成 4 年 (1992) 7 月 24 日	(72) 発明者	長良 徹 東京都品川区北品川 6 丁目 7 番 35 号 ソニ ー株式会社内
		(74) 代理人	弁理士 稲本 義雄

(54) 【発明の名称】 レーザダイオード駆動回路

(57) 【要約】

【目的】 消費電力を低減する。

【構成】 NPN トランジスタ 3 1 と 3 2 を差動接続する。この NPN トランジスタ 3 2 のコレクタに、PNP トランジスタ 6 1、6 2、抵抗 6 3、6 4 よりなるカレントミラー回路で構成される定電流回路 3 6 を介してレーザダイオード 3 7 を接続する。抵抗 6 3 と 6 4 の抵抗値は、n 対 1 に設定されている。その結果、PNP トランジスタ 6 1 に流れる電流の n 倍の電流が、PNP トランジスタ 6 2、従ってレーザダイオード 3 7 に流れる。

【特許請求の範囲】

【請求項1】 制御電極に駆動パルスが供給されてスイッチングする、差動接続されたスイッチングトランジスタと、

前記スイッチングトランジスタに流れる電流の n 倍の大きさの電流がレーザダイオードに流れるように、前記スイッチングトランジスタと前記レーザダイオードとの間に接続された定電流回路とを備えることを特徴とするレーザダイオード駆動回路。

【請求項2】 前記定電流回路は、カレントミラー回路であることを特徴とする請求項1に記載のレーザダイオード駆動回路。

【請求項3】 前記定電流回路は、ウィルソン定電流回路であることを特徴とする請求項1に記載のレーザダイオード駆動回路。

【請求項4】 前記スイッチングトランジスタはICに内蔵されており、前記定電流回路は前記ICの外に配置されていることを特徴とする請求項1、2または3に記載のレーザダイオード駆動回路。

【請求項5】 前記レーザダイオードは記録媒体にデータを記録または再生するとき駆動され、前記スイッチングトランジスタの制御電極には、前記データを記録するとき、前記駆動パルスが供給されるとともに、前記データを再生するとき、高周波重畳パルスが供給されることを特徴とする請求項1乃至4のいずれかに記載のレーザダイオード駆動回路。

【請求項6】 前記スイッチングトランジスタの前記制御電極には、モジュールが接続され、前記モジュールは、

入力を所定時間だけ遅延して出力する遅延回路と、前記遅延回路の出力または前記駆動パルスのうち、前記データを記録するとき、前記駆動パルスを選択して出力し、前記データを再生するとき、前記遅延回路の出力を選択し、前記遅延回路に供給して、前記高周波重畳パルスを生成するセレクタとを備えることを特徴とする請求項5に記載のレーザダイオード駆動回路。

【請求項7】 前記レーザダイオードは記録媒体にデータを記録または再生するとき駆動され、前記スイッチングトランジスタと前記定電流回路との接続点には、前記記録媒体から前記データを再生するとき、前記レーザダイオードに印加する高周波重畳パルスを発生するモジュールが接続されていることを特徴とする請求項1乃至4のいずれかに記載のレーザダイオード駆動回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、例えば光磁気ディスク装置に用いて好適なレーザダイオード駆動回路に関する。

【0002】

【従来の技術】図10は、光磁気ディスク装置の基本的構成を示している。ディスク1は、スピンドルモータ2により所定の速度で回転されるようになされている。ディスク1の下面には光ヘッド3が配置され、その上面には磁界ヘッド4が配置されている。光ヘッド3は、レーザダイオードとフォトダイオードとを内蔵しており、レーザダイオードより出射したレーザ光をディスク1に照射し、その反射光をフォトダイオードで受光するようになされている。

【0003】LDドライバ6は、コントローラ5により制御され、レーザダイオードを駆動するようになされている。また、フォトダイオードが出力する信号は、信号デコーダ9とサーボ回路10に供給されている。信号デコーダ9は、入力された信号をデコードしてコントローラ5に供給している。サーボ回路10は、入力された信号からクロックを生成し、コントローラ5とエンコーダ7に出力している。またサーボ回路10は、入力された信号からフォーカスエラー信号やトラッキングエラー信号を生成し、このエラー信号に対応して、光ヘッド3を制御するようになされている。

【0004】エンコーダ7は、コントローラ5より供給される書き込みデータをエンコードして、磁界ヘッドドライバ8に供給している。磁界ヘッドドライバ8は、磁界ヘッド4を駆動し、ディスク1に対して所定の磁界を印加せしめるようになされている。コントローラ5は、図示せぬホストコンピュータと接続され、ディスク1に対する記録、再生動作を制御するようになされている。

【0005】次に、その動作について、図11を参照して説明する。記録または再生モード時、スピンドルモータ2によりディスク1が所定の速度で回転される。記録モード時、コントローラ5には、ホストコンピュータより書き込みデータが供給される。この書き込みデータは、エンコーダ7に供給され、エンコードされ、磁界ヘッドドライバ8を介して磁界ヘッド4に供給される。これにより、磁界ヘッド4は、例えば論理1を記録するとき、N極の磁界を発生し、論理0を記録するとき、S極の磁界を発生する(図11(a))。

【0006】一方、コントローラ5は、論理1および0を記録するタイミングにおいて、LDドライバ6を介して光ヘッド3を制御し、レーザダイオードにレーザ光を発生させる(図11(b))。その結果、ディスク1上には、光磁気的に論理1と0が記録されることになる。

【0007】一方、再生モード時、コントローラ5は、LDドライバ6を介して光ヘッド3に内蔵されているレーザダイオードを基本的には連続的に点灯させる。但し、実際には、連続的に点灯させると、所謂SCOOP効果によるノイズが発生するので、これを抑制するために、高周波信号を重畳する。その結果、高周波で点灯または消灯されるレーザ光がディスク1に照射される。

3

【0008】光ヘッド3に内蔵されているフォトダイオードは、ディスク1からの反射光を受光し、その検出信号を出力する。信号デコーダ9は、フォトダイオードが出力する信号からMO成分を分離し、これをデコードして、読み出しデータとしてコントローラ5に出力する。このデータは、コントローラ5から図示せぬホストコンピュータに伝送される。

【0009】以上の記録および再生モード時において、サーボ回路10はフォトダイオードが出力するRF信号を検出し、非点収差法やプッシュプル法に基づき、フォーカスエラー信号やトラッキングエラー信号を生成する。そして、このエラー信号に対応して、光ヘッド3に内蔵されているアクチュエータを駆動する。これにより、光ヘッド3はフォーカス方向およびトラッキング方向に駆動される。

【0010】また、サーボ回路10は、RF信号からクロック成分を抽出し、コントローラ5とエンコーダ7に供給している。コントローラ5とエンコーダ7は、このクロックを基準として、書き込みデータや読み出しデータの処理を実行する。

【0011】次に、図12を参照して、レーザダイオードを駆動するレーザダイオード駆動回路の構成例について説明する。NPNトランジスタ21と22は、差動接続され、そのエミッタは、NPNトランジスタ23と抵抗26を介して接地されている。NPNトランジスタ21のコレクタには、レーザダイオード24が接続され、NPNトランジスタ22のコレクタには、抵抗25が接続されている。NPNトランジスタ21のコレクタには、また、モジュール27が接続されている。

【0012】次に、その動作について説明する。記録モード時、NPNトランジスタ23のベースには電圧 V_{apc} が印加される。その結果、NPNトランジスタ23のコレクタ-エミッタ間には、この電圧 V_{apc} に対応する定電流が流れる。一方、NPNトランジスタ21と22のベースには、それぞれ逆極性の記録データに対応する電圧 $data1$ と $data2$ が印加される。

【0013】即ち、NPNトランジスタ21のベースが高レベルであるとき、NPNトランジスタ22のベースは低レベルとなる。逆に、NPNトランジスタ21のベースが低レベルとなったとき、NPNトランジスタ22のベースは高レベルとなる。NPNトランジスタ21と22は、そのベースに、高レベルの電圧が印加された方がオンし、低レベルの電圧が印加された方がオフする。NPNトランジスタ21がオンしたとき、NPNトランジスタ23により規定される定電流が、レーザダイオード24、NPNトランジスタ21、NPNトランジスタ23、抵抗26の経路で流れる。このときレーザダイオード24が点灯されることになる。

【0014】これに対して、NPNトランジスタ22がオンしたとき、抵抗25、NPNトランジスタ22、N

4

PNTトランジスタ23、抵抗26の経路で電流が流れる。このとき、レーザダイオード24には電流が流れないために、レーザ光は発生されない（消灯される）。

【0015】一方、再生モード時においては、NPNトランジスタ21が連続的にオンされ、NPNトランジスタ22が連続的にオフされる。そしてモジュール27は、例えば500MHzの周波数の高周波重畳信号を出力し、レーザダイオード24のカソードに印加する。その結果、レーザダイオード24が、この高周波重畳信号に対応してオン、オフし、レーザ光が高周波で点滅される。

【0016】

【発明が解決しようとする課題】従来のレーザダイオード駆動回路においては、このように、レーザダイオード24が、差動接続されたNPNトランジスタ21と22の一方に接続されるようになされていた。その結果、レーザを点灯している場合はもとより、消灯している場合においても、常に点灯する場合と同一の値の電流が流れ、消費電力が必要以上に大きくなる課題があった。

【0017】本発明はこのような状況に鑑みてなされたものであり、消費電力を少なくするものである。

【0018】

【課題を解決するための手段】本発明のレーザダイオード駆動回路は、制御電極としてのベースに駆動パルスが供給されてスイッチングする、差動接続されたスイッチングトランジスタとしてのNPNトランジスタ31、32と、NPNトランジスタ31、32に流れる電流のn倍の大きさの電流がレーザダイオード37に流れるように、NPNトランジスタ31、32とレーザダイオード37との間に接続された定電流回路36とを備えることを特徴とする。

【0019】定電流回路36は、カレントミラー回路とすることができる。また定電流回路36は、ウィルソン定電流回路とすることができる。さらに、NPNトランジスタ31、32はICに内蔵させ、定電流回路36はICの外に配置するようにすることができる。

【0020】記録媒体にデータを記録または再生するとき用いられるレーザダイオード37を駆動するとき、NPNトランジスタ31、32のベースには、データを記録するとき駆動パルスを供給し、データを再生するとき高周波重畳パルスを供給することができる。

【0021】NPNトランジスタ31、32のベースには、モジュール38を接続し、このモジュール38を、入力を所定時間だけ遅延して出力する遅延回路86と、遅延回路86の出力または駆動パルスのうち、データを記録するとき、駆動パルスを選択して出力し、データを再生するとき、遅延回路86の出力を選択し、遅延回路86に供給して、高周波重畳パルスを生成するセレクタ81とにより構成することができる。

【0022】あるいはまた、記録媒体にデータを記録ま

5

たは再生する場合に、レーザダイオード37を駆動するとき、NPNトランジスタ31、32と定電流回路36との接続点に、記録媒体からデータを再生するとき、レーザダイオード37に印加する高周波重畳パルスを発生するモジュール38を接続することができる。

【0023】

【作用】上記構成のレーザダイオード駆動回路においては、NPNトランジスタ31または32の一方(例えば32)に電流が流れるとき、定電流回路36を介して接続されているレーザダイオード37に、そのn倍の電流が流れる。従って、常に流れる電流を、レーザダイオード37に供給される電流の1/nにすることができる。

【0024】

【実施例】本発明のレーザダイオード駆動回路も、例えば光磁気ディスク装置において用いることができる。この場合における光磁気ディスク装置の基本的構成および動作は、図10および図11に示した場合と同様である。

【0025】図1は、本発明のレーザダイオード駆動回路の構成例を示している。この実施例においては、NPNトランジスタ31と32が差動接続され、そのエミッタの共通接続点は、NPNトランジスタ33と抵抗35を介して接地されている。NPNトランジスタ31のコレクタは、抵抗34を介して所定の基準電位Vccに接続されている。また、NPNトランジスタ32のコレクタも、定電流回路36を介して基準電位Vccに接続されている。NPNトランジスタ33のベースには、所定の電圧Vapcが印加され、NPNトランジスタ31と32のベースには、相互に逆極性の記録データに対応する信号data1またはdata2がそれぞれ印加されるようになっている。

【0026】また、定電流回路36には、レーザダイオード37が接続されている。そして、定電流回路36とレーザダイオード37の接続点には、モジュール38が接続されている。

【0027】次に、その動作について説明する。NPNトランジスタ33のベースには、所定の電圧Vapcが印加されているため、NPNトランジスタ33のベース-エミッタ間電圧をVbeとすると、NPNトランジスタ33のコレクター-エミッタ間に流れる電流(抵抗35に流れる電流)Iは、次式で表わすことができる。

$$I = (V_{apc} - V_{be}) / R_{35}$$

尚、ここでR35は、抵抗35の抵抗値を示している。

【0028】従って、電圧Vapcを所定の電圧に制御することにより、抵抗35に流れる電流Iを一定の電流に制御することができる。

【0029】記録モード時、NPNトランジスタ31と32のベースには、記録データに対応する逆極性のパルスが印加される。即ち、NPNトランジスタ31のベースに高レベルのパルスが印加されるとき、NPNトラン

6

ジスタ32のベースには低レベルのパルスが印加される。また、逆に、NPNトランジスタ31のベースに低レベルのパルスが印加されるとき、NPNトランジスタ32のベースには高レベルのパルスが印加される。

【0030】NPNトランジスタ31と32は、そのベースに高レベルのパルスが印加されたときオンし、低レベルのパルスが印加されたときオフする。NPNトランジスタ31がオンしたとき、抵抗34、NPNトランジスタ31、33、抵抗35の経路で電流が流れ、NPNトランジスタ32がオンしたとき、定電流回路36、NPNトランジスタ32、33、抵抗35の経路で電流が流れる。

【0031】定電流回路36は、NPNトランジスタ32に電流が流れるとき、そのn倍(nは1より大きい値)の電流をレーザダイオード37に流すように動作する。従って、レーザダイオード37には、NPNトランジスタ32が記録データ(data2)に対応してオン、オフするとき、それに対応してレーザ光を発生する。

【0032】再生モード時、NPNトランジスタ31には、常に低レベルの信号が入力され、NPNトランジスタ32には、常に高レベルの信号が入力される。その結果、定電流回路36は、レーザダイオード37を常に駆動するように動作する。しかしながら、実際には、モジュール38より、例えば500MHzの周波数の高周波重畳信号が、レーザダイオード37のアノードに印加される。その結果、レーザダイオード37は、結局、この高周波重畳信号に対応してオンオフする。

【0033】図2は、定電流回路36の構成例を示している。この実施例においては、定電流回路36がPNPトランジスタ41と42により構成されている。PNPトランジスタ41のエミッタは、基準電位Vccに接続され、そのコレクタは、NPNトランジスタ32のコレクタに接続されている。PNPトランジスタ41のベースは、PNPトランジスタ42のベースに接続されるとともに、PNPトランジスタ41のコレクタに接続されている。

【0034】PNPトランジスタ41と42は、その特性が、PNPトランジスタ41のエミッター-コレクタに所定の電流が流れたとき、PNPトランジスタ42のエミッター-コレクタに、そのn倍の電流が流れるように設定されている。即ち、この実施例においては、定電流回路36がPNPトランジスタ41と42よりなるカレントミラー回路により構成され、その入出力電流の比が1対nになるように、その特性が設定されている。

【0035】図3は、定電流回路36の他の構成例を示している。この実施例においては、定電流回路36がウィルソン定電流回路により構成されている。即ち、PNPトランジスタ51のエミッタが基準電位Vccに接続され、そのコレクタがNPNトランジスタ32のコレク

7

タに接続されている。PNPトランジスタ51のベースは、PNPトランジスタ52のベースとコレクタに接続されている。PNPトランジスタ52のエミッタは、基準電位Vccに接続され、そのコレクタは、PNPトランジスタ53のエミッタに接続されている。

【0036】PNPトランジスタ53のベースは、PNPトランジスタ51のコレクタに接続されており、そのコレクタは、レーザダイオード37に接続されている。この実施例においても、PNPトランジスタ51に所定の電流が流れたとき、そのn倍の電流がPNPトランジスタ52と53に流れるように、その特性が調整されている。

【0037】図4は、定電流回路36の第3の実施例を示している。この実施例においては、図2におけるPNPトランジスタ41と42と同様に、カレントミラー回路の構成としたPNPトランジスタ61と62のエミッタに、それぞれ抵抗63と64を接続した構成とされている。そして、この抵抗63の抵抗値R₆₃と抵抗64の抵抗値R₆₄の比が、次式で示すようにn対1に設定されている。

$$R_{63} : R_{64} = n : 1$$

【0038】即ち、図2の実施例においては、PNPトランジスタ41と42の特性を所定の値に調整することにより、そのエミッターコレクタ間に流れる電流が1対nになるようにしていたのであるが、この実施例においては、PNPトランジスタ61と62は同一の特性に設定される。しかしながら上述したように、接続されている抵抗63と64の値がn対1に設定されているため、PNPトランジスタ61と62のエミッターコレクタ間に流れる電流の比を1対nに設定することができる。

【0039】図4のように、抵抗により電流値を調整するようにした方が、図2に示すように、トランジスタ自体の特性を相互に異ならしめる場合に比べて、製造が容易となる。

【0040】抵抗34の抵抗値R₃₄と、抵抗63の抵抗値R₆₃の値を、それぞれ例えば4.7Ωとし、抵抗35の抵抗値R₃₅を1.18Ωとして、抵抗64の抵抗値R₆₄を0.78Ωとすることができる。このような値に設定することにより、例えば図4に示す構成のレーザダイオード駆動回路により、図5に示すような駆動電流をレーザダイオード37に流すことができる。図5より明らかなように、パルスの立上り時間は約3nsとなり、立下り時間は約2nsとなっている。即ち、立上りと立下りの傾斜が、図12に示すように、差動接続されたトランジスタにより駆動する場合と同様に急峻にすることができるが判る。

【0041】定電流回路36を図4に示すように構成した場合、モジュール38を図6に示すように接続することができる。即ち、この実施例においては、NPNトランジスタ31と32のベースに切換回路71が接続さ

8

れ、この切換回路71に、モジュール38から出力されたデータ（高周波重畳パルス）と書き込みデータとが供給されるようになされている。そして切換回路71は、記録モード時、書き込みデータを選択し、再生モード時、モジュール38の出力を選択するように切り換えられる。これにより、記録モード時、上述した実施例における場合と同様に、レーザダイオード37が駆動される。

【0042】また、再生モード時においては、切換回路71により、書き込みデータに代えてモジュール38が出力する高周波重畳パルスが選択されるため、再生モード時、レーザダイオード37は、記録モード時における記録パルス（駆動パルス）に代えて、高周波重畳パルスに対応して駆動されることになる。

【0043】レーザダイオード37に流れる大電流を供給するPNPトランジスタ62と、これと対をなすPNPトランジスタ61は、これをIC化すると、不利となる。即ち、大電流を流すトランジスタをIC化すると、放熱のため、金属パッケージを必要とし、高価となる。そこで、PNPトランジスタ61、62、抵抗63、64は、ICの外に配置するのが好ましい。

【0044】これに対して、NPNトランジスタ31乃至33、抵抗35は、切換回路71、モジュール38とともに、IC内に配置することができる。これは、そこに流れる電流が小さくてすむからである。このように、IC化すると、トランジスタはより高速駆動することが可能となる。

【0045】図6に示すように、モジュール38をNPNトランジスタ31のベースに接続するように構成した場合、レーザダイオード37のアノードに接続する場合に比べて、消費電力が小さくなり、回路の安定度が增加する。さらに、レーザダイオード37と直接カップリングをしないので、レーザダイオード37のパラツキによる影響が少なくなる。また、スイッチングにより高周波重畳パルスを発生させるため、レーザダイオード37が消灯しているときに、レーザダイオード37に流れている電流が殆んど0になるため、効率を良くすることができる。

【0046】また、図6の実施例においては、カレントミラー回路部分を除いて、1チップICにすることができるため、ICの消費電力を下げ、熱容量の小さな安価なパッケージを使用することができる。その結果、レーザダイオード駆動回路を小型化することができ、パッケージ、プロセスとも安価になるので、よりコストダウンをすることが可能となる。

【0047】図6に示すように、モジュール38の出力する高周波重畳パルスと、書き込みパルスとを、そのいずれか一方を選択して、差動接続されたNPNトランジスタ31、32のベースに供給する場合においては、モジュール38と切換回路71を、例えば図7に示すよう

に構成することができる。この実施例においては、切換回路71がセレクト81により構成され、モジュール38が、このセレクト81と遅延回路86とにより構成されている。

【0048】セレクト81の入力端子DAは、抵抗83を介して接地されるとともに、遅延回路86の出力に接続されている。入力端子DBは、書き込みデータが供給されるようになされているとともに、抵抗84を介して接地されるようになされている。また、抵抗85を介して接地されている入力端子SELには、記録モード時、論理H、再生モード時、論理Lの制御信号(切換信号)が入力されるようになされている。また、セレクト81の端子VCCには、所定の電圧(例えば5V)が印加されるとともに、コンデンサ82が接続されている。また端子VEEは、接地されている。

【0049】セレクト81は、端子SELに論理Hが入力されたとき(記録モード時)、入力端子DBに入力されている信号を選択し、出力端子QとQ Iより、それぞれ逆相の信号として出力するようになされている。また、端子SELに論理Lが入力されたとき(再生モード時)、セレクト81は入力端子DAに入力されている信号を選択し、同相の信号と逆相の信号を出力端子QとQ Iよりそれぞれ出力するようになされている。出力端子Q Iの出力は、遅延回路86を介して入力端子DAに帰還されるようになされている。

【0050】次に、その動作について説明する。記録モード時、端子SELには、図示せぬ回路から論理Hの制御信号が入力される。このとき、セレクト81は、入力端子DBに入力されるデータと同相のデータを出力端子Qより出力し、逆相のデータを出力端子Q Iより出力する。このデータが図6におけるNPNトランジスタ31と32のベースにそれぞれ供給される。

【0051】一方、再生モード時、端子SELには論理Lの制御信号が入力される。このとき、セレクト81は、入力端子DAより入力される信号を選択し、同相の信号を出力端子Qに出力し、逆相の信号を出力端子Q Iに出力する。出力端子Q Iより出力された逆相の信号は、遅延回路86により所定の時間だけ遅延された後、再び入力端子DAに帰還される。その結果、このセレクト81と遅延回路86によりリングオシレータが構成され、出力端子Q Iより遅延回路86における遅延時間の2倍の周期を有するパルスが生成される。このパルスが高周波重畳パルスとして、図6のNPNトランジスタ31と32のベースに供給される。

【0052】このリングオシレータが構成されるのは、再生モード時だけである。従って、それだけ不要輻射が発生する恐れが少なくなる。

【0053】図7の実施例においては、モジュール38の消費電力を小さくすることができ、発振周波数の安定度を増すことができる。また、不要輻射も低減される。

さらに、レーザダイオード37にモジュール38が直接接続されないために、レーザダイオード37のロッドなどによって、そのインピーダンスにバラツキがあったとしても、発振周波数が変化することが防止される。また、基本的にスイッチング動作を行うため、モジュール38の効率が良くなる。

【0054】図8は、図7の構成により、レーザダイオード37を1mWと6mWで駆動した場合の出力波形を示している。同図より、充分高速のスイッチングが行われていることが判る。

【0055】図9は、さらに他の実施例を示している。この実施例においては、モジュール38が、NPNトランジスタ32のコレクタとPNPトランジスタ61のコレクタの接続点に接続されている。

【0056】このように構成した場合、図6に示すように構成した場合に比べて、モジュール38が出力する電流量は大きくなるが、レーザダイオード37のアノードにモジュール38を接続する場合に比べて、モジュール38の出力電流を小さくすることができる。

【0057】

【発明の効果】以上の如く本発明のレーザダイオード駆動回路によれば、スイッチングトランジスタとレーザダイオードとの間に定電流回路を接続し、スイッチングトランジスタに流れる電流のn倍の大きさの電流をレーザダイオードに流れるようにしたので、消費電力を小さくすることができる。また、大電流を流すトランジスタの数が減るため、回路規模を小さくすることが可能となる。さらに、より高速のスイッチングが可能となる。

【図面の簡単な説明】

【図1】本発明のレーザダイオード駆動回路の一実施例の構成を示す回路図である。

【図2】図1の実施例の定電流回路36の構成例を示す回路図である。

【図3】図1の定電流回路36の他の構成例を示す回路図である。

【図4】図1の定電流回路36のさらに他の構成例を示す回路図である。

【図5】図4の実施例の駆動特性を説明する波形図である。

【図6】本発明のレーザダイオード駆動回路の他の実施例の構成例を示す回路図である。

【図7】図6のモジュール38と切換回路71の構成例を示す回路図である。

【図8】図7の出力信号波形を示す図である。

【図9】本発明のレーザダイオード駆動回路のさらに他の実施例の構成を示す回路図である。

【図10】光磁気ディスク装置の構成例を示すブロック図である。

【図11】図10の記録モード時における動作を説明するタイミングチャートである。

11

12

【図12】従来のレーザダイオード駆動回路の構成例を示す回路図である。

【符号の説明】

31, 32, 33 NPNトランジスタ

36 定電流回路

37 レーザダイオード

38 モジュール

61, 62 PNPトランジスタ

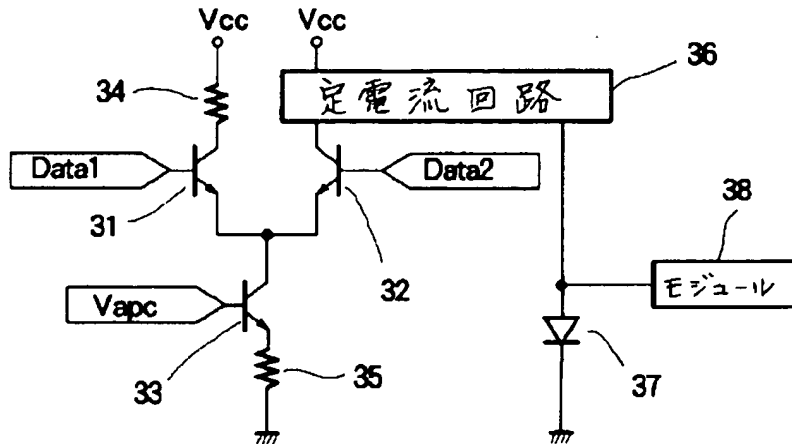
63, 64 抵抗

71 切換回路

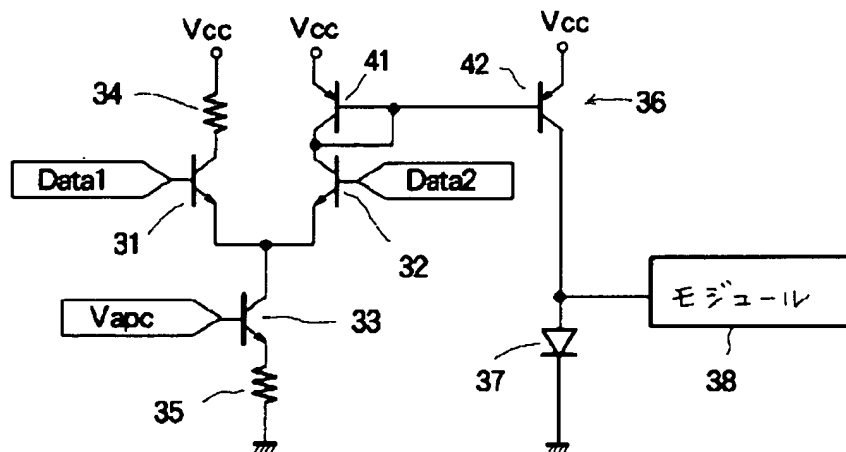
81 セレクタ

86 遅延回路

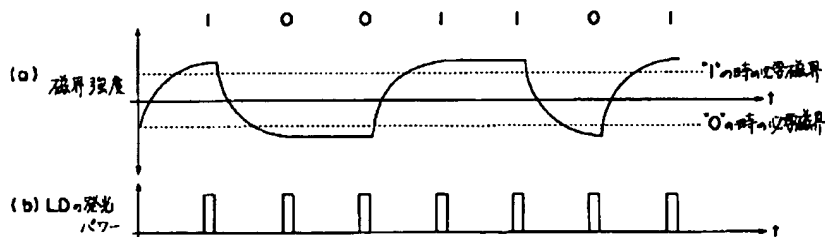
【図1】



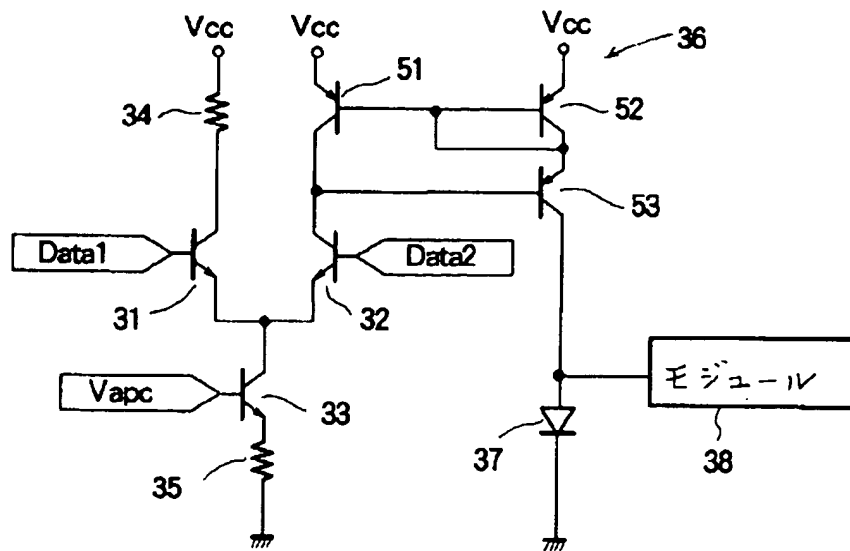
【図2】



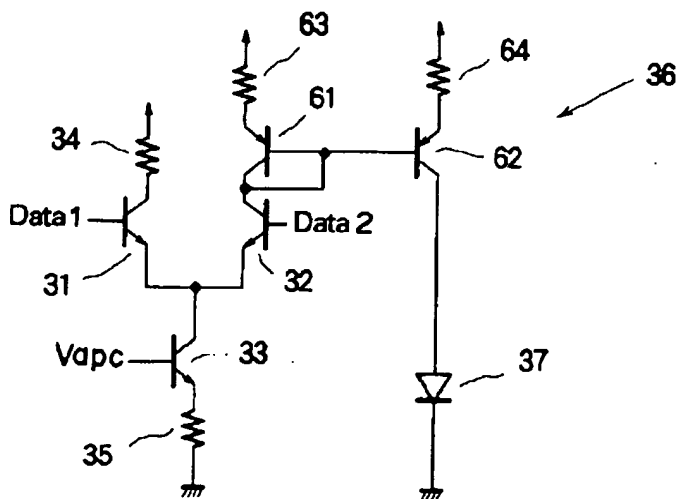
【図11】



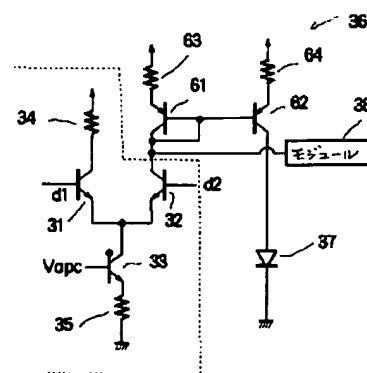
【図3】



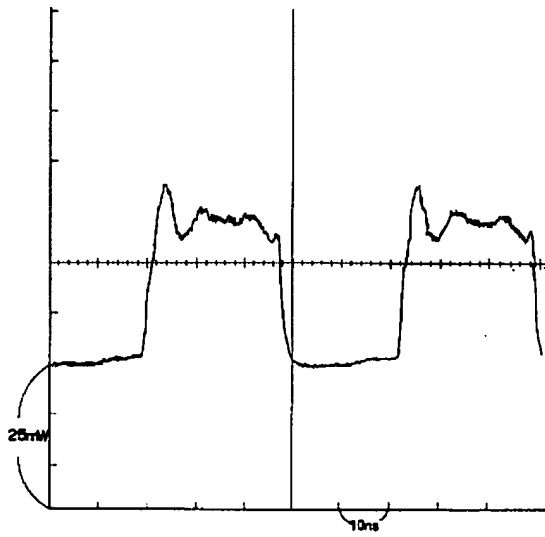
【図4】



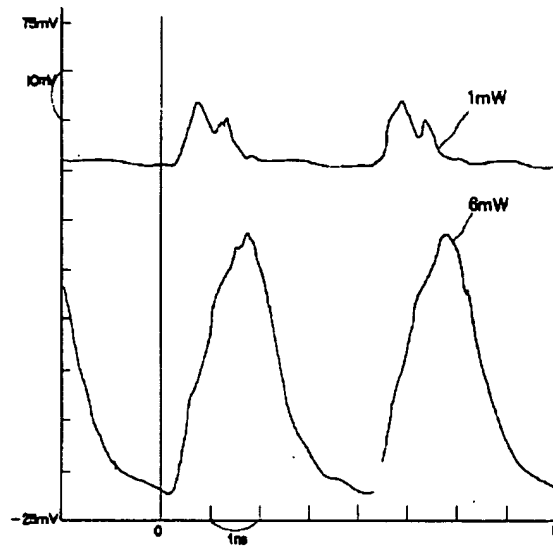
【図9】



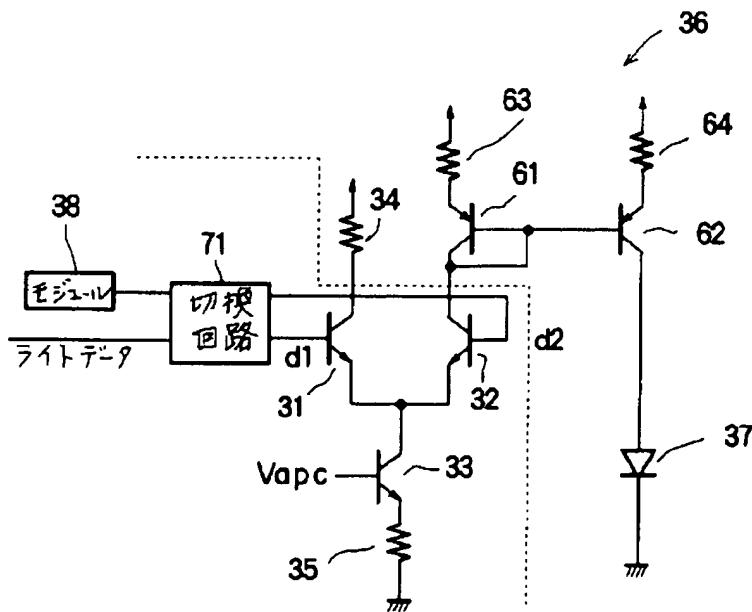
【図5】



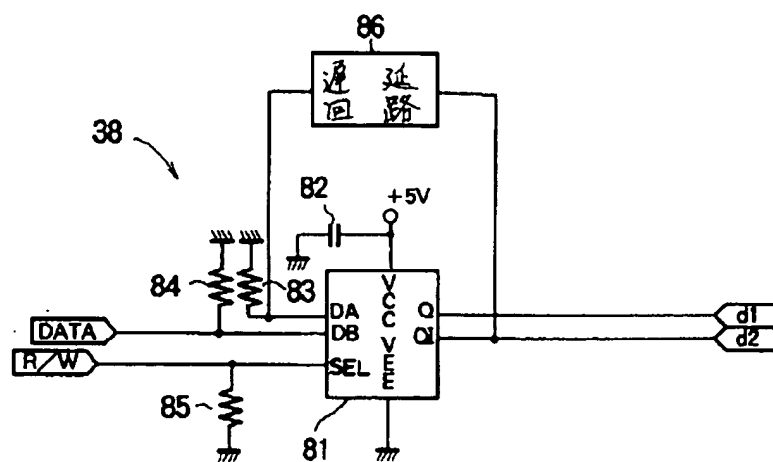
【図8】



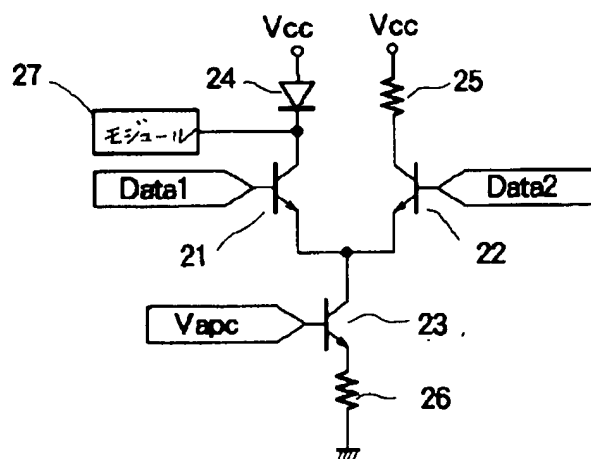
【図6】



【図7】



【図12】



【図10】

